





Electronique des Systèmes d'acquisition et de calcul

ELEC101 - ESAC: Introduction

Chadi Jabbour et Tarik Graba Année scolaire 2023-2024

Objectifs du module

- Fournir une vision générale de l'électronique des systèmes d'acquisition et de calcul, particulièrement pour le traitement matériel (analogique et numérique) du signal :
 - Intérêts et enjeux
 - Applications
 - Défis techniques
 - Principales fonctions



Question?



L'éléctronique, ça sert à quoi?

L'électronique et le traitement analogique sont *nazes*, aujourd'hui on est dans l'ère du numérique!! En plus, Télécom Paris est l'école du numérique, c'est inscrit dans sa Raison d'Être





Numérique vs Analogique



Numérique vs Analogique

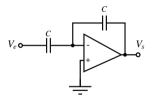
On est tous un peu schizophrène, l'électronique aussi



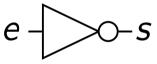


Inverseur Numérique vs Analogique

Analogique

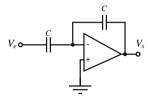


Numérique



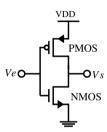
Inverseur Numérique vs Analogique

Analogique



- Surface : 20 à 100 transistors pour l'amplificateur opérationnel + capacités (composants passifs)
- Consommation : dépend principalement de la bande du signal et des capacités utilisées

Numérique



- Surface: 2 transistors!
- Consommation : dépend de la vitesse des calculs et de la technologie





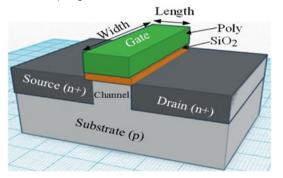
Technologie commune:

Les transistors MOS



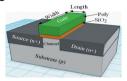
Technologie CMOS

Transistor NMOS (Negative channel Metal Oxide Semiconductor)



Technologie CMOS

Transistor NMOS (Negative channel Metal Oxide Semiconductor)



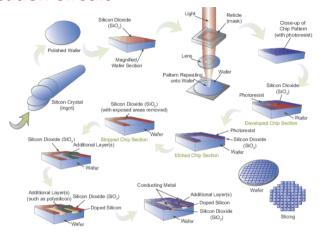
- En fonction des tensions de grille (Gate), Source et Drain, le transistor NMOS se comporte soit en commutateur fermé/ouvert ou comme une source de courant contrôlée par la tension de grille V_{qs}
- Le transistor PMOS complémentaire au NMOS (des zones de diffusions P+ dans un substrat N-)
- L'association des 2 types de transistor nous donne la technologie "Complementary Metal Oxide Semiconductor" ou CMOS

C.Jabbour, T. Graba





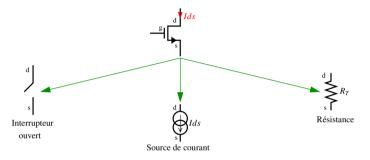
Fabrication circuit



La fabrication de circuits intégrés est longue (6 à 12 semaines), très coûteuse et intègre de nombreux risques



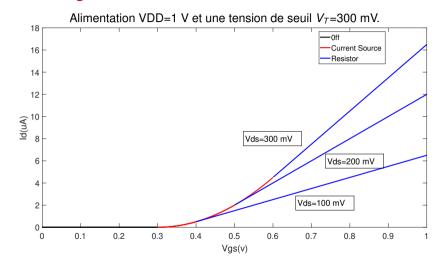
Modélisation du transistor



$$(Vgs < V_T)$$
 $(V_T < Vgs < Vds + V_T)$ $(Vgs > Vds + V_T)$ Interrupteur ouvert Source de courant Résistance $Ids = 0$ $Ids = K(Vgs - V_T)^2$ $Ids = 2K(Vgs - V_T - \frac{Vds}{2})Vds$

TELECOM Paris

Id vs Vgs

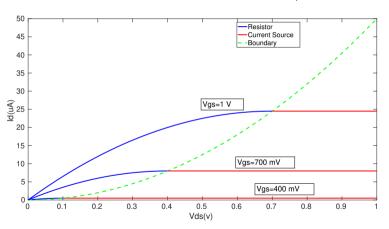






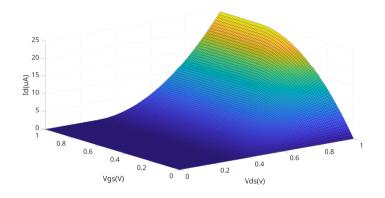
Id vs Vds

Alimentation VDD=1 V et une tension de seuil V_T =300 mV.





Comment utiliser le courant

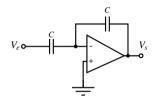


Les circuits numériques utilisent les "coins" de la courbe alors qu'en analogique on peut se positionner à n'importe quel endroit

TELECOM Paris

Inverseur Numérique vs Analogique

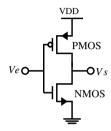
Analogique



- Surface : 20 à 100 transistors pour l'amplificateur opérationnel + capacités
- Consommation : dépend principalement de la bande du signal et des capacités utilisées

ELEC101 - ESAC

Numérique

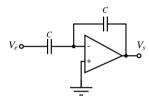


- Surface: 2 transistors
- Consommation : dépend de la vitesse des calculs et de la technologie

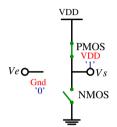


Inverseur Numérique vs Analogique Numérique

Analogique



- Surface : 20 à 100 transistors pour l'amplificateur opérationnel + capacités
- Consommation : dépend principalement de la bande du signal et des capacités utilisées



Surface: 2 transistors

C.Jabbour, T. Graba

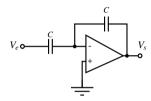
Consommation : dépend de la vitesse des calculs et de la technologie



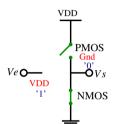


Inverseur Numérique vs Analogique Numérique

Analogique



- Surface : 20 à 100 transistors pour l'amplificateur opérationnel + capacités
- Consommation : dépend principalement de la bande du signal et des capacités utilisées



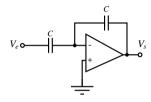
- Surface: 2 transistors
- Consommation : dépend de la vitesse des calculs et de la technologie





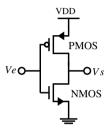
Inverseur Numérique vs Analogique

Analogique



- Surface : 20 à 100 transistors pour l'amplificateur opérationnel + capacités
- Consommation : dépend principalement de la bande du signal et des capacités utilisées

Numérique



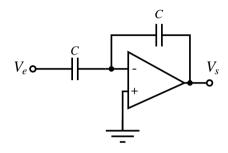
- Surface: 2 transistors
- Consommation : dépend de la vitesse des calculs et de la technologie



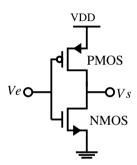
04-202



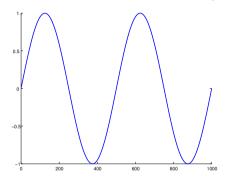
13/70



■ Résolution théorique : infinie

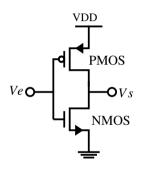




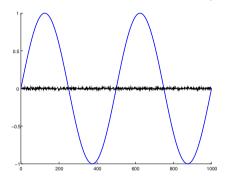


■ Résolution théorique : infinie

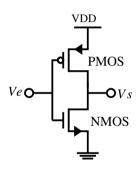
ELEC101 - ESAC



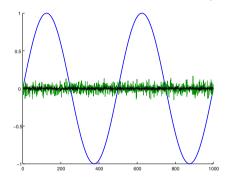




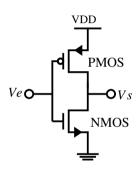
■ Résolution théorique : infinie



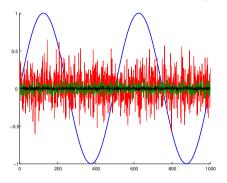


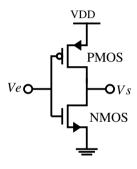


■ Résolution théorique : infinie



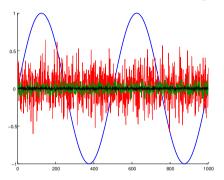




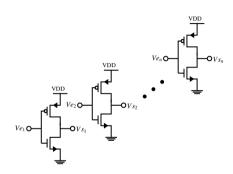


- Résolution théorique : infinie
- Résolution pratique : dépend du rapport entre les puissances du signal utile et du bruit (SNR)





- Résolution théorique : infinie
- Résolution pratique : dépend du rapport entre les puissances du signal utile et du bruit (SNR)



 La résolution peut être augmentée en disposant + inverseurs en parallèle (complexité).



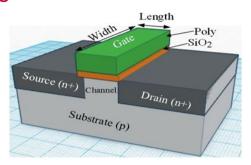


La technologie :

Comment évolue-t-elle?



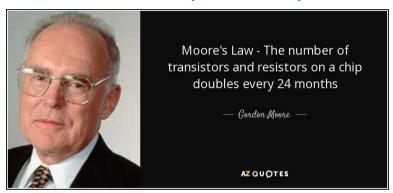
Technologie CMOS



- Quand on parle d'une technologie CMOS 32 nm, 32 nm désigne la longueur du canal (Length) sous la grille
- Les capacités d'un transistor sont proportionnelles à $W \cdot L$
- Alors que sa vitesse est proportionnelle à $\frac{W}{L}$



La loi de Moore - 1965 (RIP Gordon)



Gordon Moore

Co-fondateur d'Intel en 1968 avec Robert Noyce et Andrew Grove





Implications de la loi de Moore

Pour une surface donnée, nous voulons doubler de nombres de transistors :

- A $\frac{W}{L}$ constant (même facteur de forme),
 - L doit être **réduit de** $\sqrt{2}$
 - afin que la surface (∝ W · L) soit réduite de ∖ 2
 - tous les 2 ans

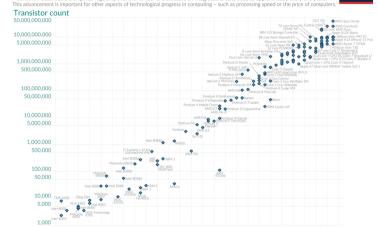
Le côut de fabrication étant lié à la surface, on arrive ainsi à réduire les coûts d'intégration d'un nœud technologique au suivant.



Nombre de transistors dans les processeurs

Moore's Law: The number of transistors on microchips doubles every two years Our World Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years





OurWorldinData.org - Research and data to make progress against the world's largest problems.





Implications de la loi de Moore

Transistor Scaling









90nm PPC970fx 2009 65nm Power6 2011 45nm Power7 2013 32 nm Power7+

L'analyse des techno. IBM en 2014 par ChipWorks (microscope électronique): http://www.chipworks.com/en/technical-competitive-analysis/resources/blog/ibm-continues-major-source-chip-innovation/





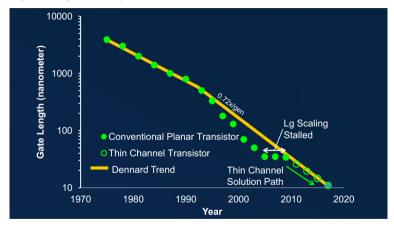
L'évolution de la technologie :

De plus en plus complexe à faire évoluer et à exploiter!



Implications de la loi de Moore

...de plus en plus complexe...

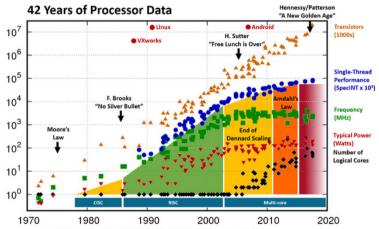


[source : Applied Materials]



Comment l'élec. profite de la loi de Moore

Augmenter le parallélisme



Hennessy and Patterson, Turing Lecture 2018, overlaid over "42 Years of Processors Data"

https://www.karlrupp.net/2018/02/42-years-of-microprocessor-trend-data/

Original data up to the year 2010 collected and plotted by M. Horowitz, F. Labonte, O. Shacham, K. Olukotun, L. Hammond, and C. Batten New plot and data collected for 2010-2017 by K. Rupp





Comment l'élec, profite de la loi de Moore

Analogique

- Surface : Diminue légèrement car principalement dominée par les capacités
- Vitesse maximale : > ~ 2
- Consommation : Diminue très léaèrement

Numérique

- Surface : \ 2 entre nœuds tech. successifs ou 2 fois plus de fonctionnalités
- Vitesse maximale : / 2
- Consommation : pour la même fonction à vitesse constante. $\searrow 2$

Réduction consommation :

Technologie 1 μm 1990 Vs Technologie 7 nm 2020

 \sim 200000 pour le numérique Vs 5 à 10 pour l'analogique





Numérique vs Analogique - résumé

- Le *scaling* technologique améliore exponentiellement les performances des circuits numériques (vitesse, résolution, surface, consommation ...).
 - ces dernières années en augmentant le parallélisme

Beaucoup moins vrai pour les circuits analogiques.

- Les circuits numériques sont plus simples à concevoir, la conception utilise des outils d'automatisation.
 - la complexité vient du nombre

Beaucoup moins vrai pour les circuits analogiques qu'on doit en grande partie concevoir à la "main".

- Les investissement dans les technos. numériques sont importants,
 - techno. optimisée pour le numérique

Beaucoup moins vrai pour l'analogique.

FLEC101 - ESAC



L'électronique :

Faut-il encore en faire?



Question?



Secrétaire d'état chargée du numérique (et pas de l'analogique)

L'électronique analogique, ca sert vraiment à rien

On est d'accord, tu viens de te tirer une balle dans le pied voire 3





Le monde réel est analogique









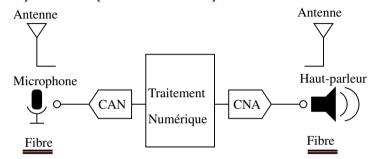






Tous les systèmes de com. (filaires, sans fil, sur fibre), tous les systèmes de détection (radar, capteur de distance ...), tous les systèmes audio, un moment ou un autre, sont analogiques

Du coup rajoutons, juste des interfaces A/N (CAN ou ADC) et N/A (CNA ou DAC)



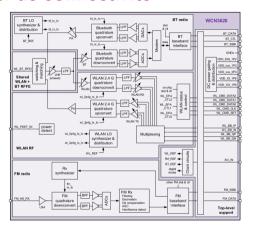
Approche Software Defined Radio proposée dans les 90s

Comme le traitement numérique coûte et coûtera de moins en moins cher, rajoutons à notre traitement numérique juste des convertisseurs analogique-numérique et numérique-analogique.



04-202

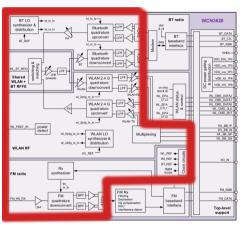
Transceiver de connectivité



Transceiver de connectivité produit par Qualcomm (WiFi, Bluetooth, BLE) en CMOS 65nm



Transceiver de connectivité

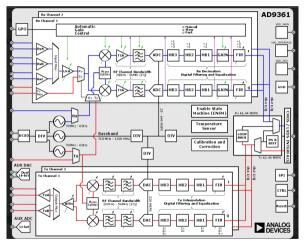


Transceiver de connectivité produit par Qualcomm (WiFi, Bluetooth, BLE) en CMOS 65nm

ELEC101 - ESAC

Transceiver SDR- AD9636

31/70

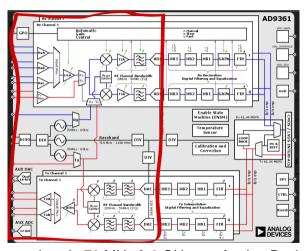


Transceiver de 70 MHz à 6 GHz par Analog Devices



Transceiver SDR- AD9636

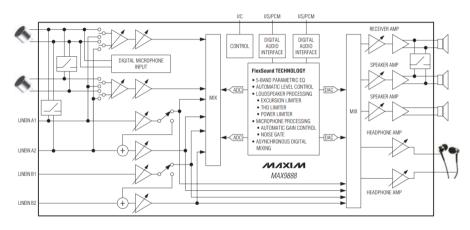
31/70



Transceiver de 70 MHz à 6 GHz par Analog Devices



Transceiver audio



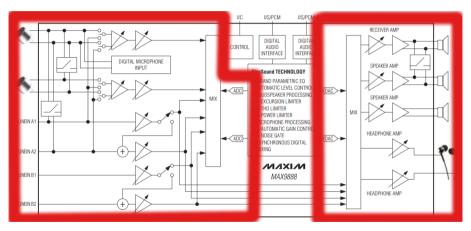
Transceiver audio stéréo produit par Maxim



04-2024



Transceiver audio

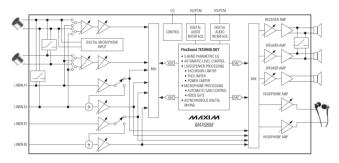


Transceiver audio stéréo produit par Maxim



04-2024

Transceiver audio



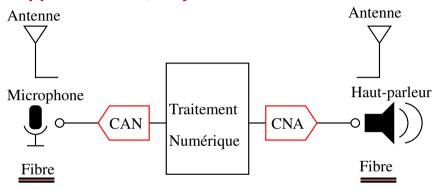
Transceiver audio stéréo produit par Maxim

Tous les systèmes de communication et d'acquisition ont toujours un grand nombre de blocs analogiques, pas juste des CAN et CNA

TELECOM Paris



Approche SDR, why not?



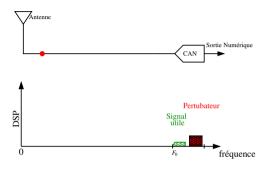
Problèmes

Cette approche n'est jamais adoptée en pratique car implique des contraintes colossales sur le CAN et CNA



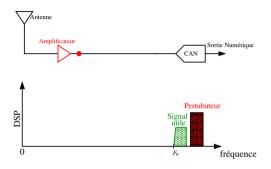
04-2024





■ Puissance du signal très faible à la réception

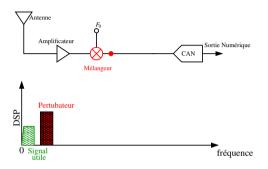




- Puissance du signal très faible à la réception Amplification
- Fréquence centrale de réception élevée

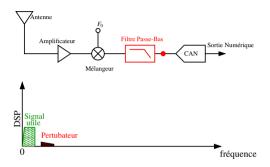
34/70





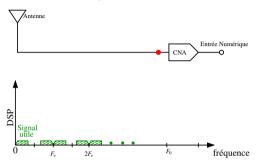
- Puissance du signal très faible à la réception Amplification
- Fréquence centrale de réception élevée Mélangeur
- Interféreurs et parasites





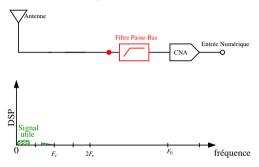
- Puissance du signal très faible à la réception Amplification
- Fréquence centrale de réception élevée Mélangeur
- Interféreurs et parasites Filtrage





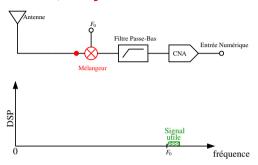
■ Images du signal aux multiples de la fréquence d'échantillonnage





- Images du signal aux multiples de la fréquence d'échantillonnage Filtrage
- Fréquence centrale à l'émission élevée

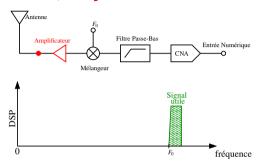




- Images du signal aux multiples de la fréquence d'échantillonnage Filtrage
- Fréquence centrale à l'émission élevée Mélangeur
- Nécessité d'avoir une puissance élevée pour réduire les contraintes sur le récepteur





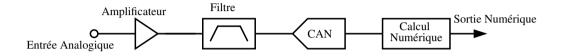


- Images du signal aux multiples de la fréquence d'échantillonnage Filtrage
- Fréquence centrale à l'émission élevée Mélangeur
- Nécessité d'avoir une puissance élevée pour réduire les contraintes sur le récepteur Amplification





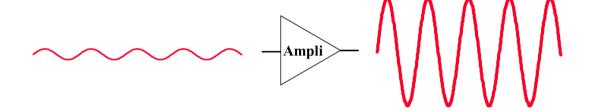
Chaîne étudiée dans le module



- Amplificateur pour amplifier
- Filtre pour filtrer
- CAN pour convertir
- Calcul numérique pour calculer



Amplificateur



- Gain
- Bruit
- Bande passante
- Non-linéarités

- Dynamique d'entrée
- Dynamique de sortie
- Impédance de sortie

C.Jabbour, T. Graba



04-2024



Théorème de Thévenin - 1883 - EPSPT



Léon Charles Thévenin (1857-1926)

Enoncé du théorème

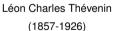
On peut remplacer tout circuit linéaire, qui alimente par les bornes *A* et *B* un dipôle D par une source de tension idéale en série avec une impédance

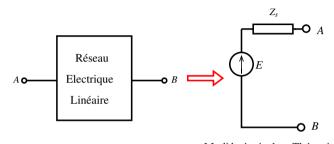
C.Jabbour, T. Graba



Théorème de Thévenin - 1883 - EPSPT







Modèle équivalent Thévenin

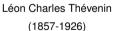
Enoncé du théorème

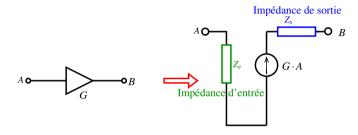
On peut remplacer tout circuit linéaire, qui alimente par les bornes *A* et *B* un dipôle D par une source de tension idéale en série avec une impédance



Théorème de Thévenin - 1883 - EPSPT





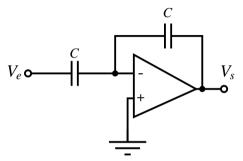


Modèle équivalent Thévenin

Enoncé du théorème

On peut remplacer tout circuit linéaire, qui alimente par les bornes A et B un dipôle D par une source de tension idéale en série avec une impédance

Amplificateur en boucle fermée



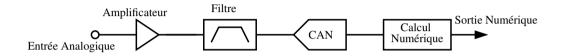
Amplificateur opérationnel

Grâce à sa masse virtuelle et son impédance de sortie nulle, l'AO permet d'implémenter avec précision une multitude de fonctions sans perte de puissance utile : inversion, intégration, dérivation ...





Chaîne étudiée dans le module - Filtrage

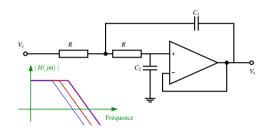


Filtrage

Le filtrage a comme fonction d'atténuer les perturbateurs, interféreurs et parasites tout en gardant l'intégrité du signal utile



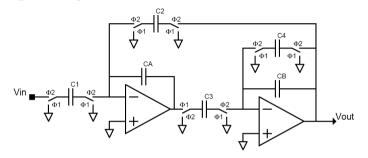
Filtrage temps continu



- Type du filtrage (passe bas, passe haut, ...)
- Ordre du filtre
- Approximations : Butterworth, Bessel, Tchebychev ...
- Atténuation min hors bande, max dans la bande



Filtrage temps discret



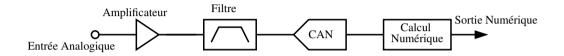
Technique des capacités commutées

Cette technique qui consiste à émuler le fonctionnement d'une résistance avec une capacité commutée a de nombreux avantages : + de précision sur la fonction de transfert et + de reconfigurabilité

TELECOM Paris



Chaîne étudiée dans le module - CAN



Convertisseur Analogique-Numérique

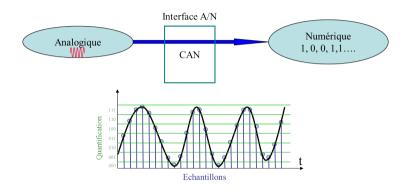
Le CAN a comme fonction de convertir une grandeur analogique en une sortie numérique

C.Jabbour, T. Graba



43/70

Convertisseurs analogique-numérique



- Nombre de bits
- Fréquence d'échantillonnage

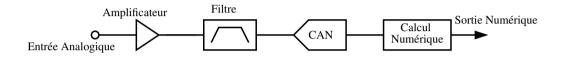
- Pleine échelle
- Résolution/Linéarité



04-2024



Chaîne étudiée dans le module - Calcul numérique



Calcul numérique

Traitement numérique pour filtrer, décimer, traiter, ...



Traitement numérique

Logiciel et matériel

Les processeurs génériques ou spécialisés

- Ce que vous avez vu en Inf10x
- DSP (Digital Signal Processor)
- Exécution séquentielle d'un programme logiciel stocké dans une mémoire

Les architectures de traitement dédiées

- Opérateurs numériques dédiés
- Dans un circuit dédié, un ASIC (Application-Specific IC)
- Dans des circuits logiques configurables





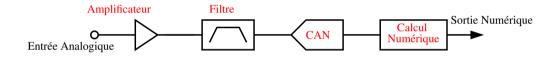
Pour ce cours

On va s'intéresser à :

- Comment construire des portes logiques ?
 - Du transistor MOS aux portes logiques
- Comment monter en abstraction?
 - Utiliser des langages informatiques pour décrire des fonctions logiques.
 - HDL (Hardware Description Language)/SystemVerilog
- Comment concevoir un opérateur matériel dans un circuit configurable.
 - Qu'est-ce qu'un FPGA (Field-Programmable Gate Array)?

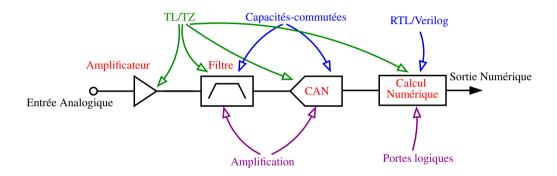


Résumé





Résumé





L'électronique :

Un interêt économique?



Question?



C.Jabbour, T. Graba

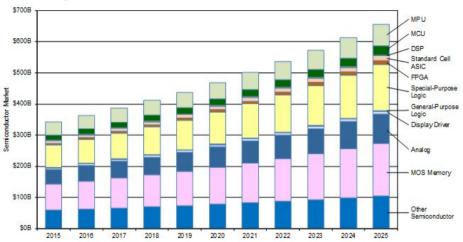
Money, money, money

Et ton truc à la con, ça rapporte de l'argent?





Les grands marchés et acteurs du domaine



Distribution Mondiale par secteur



Les grands marchés et acteurs du domaine

2023F Top 25 Semiconductor Sales Leaders (\$M. including Foundries)

	2022 Rank	Company	Headquarters	2022 Total IC	2022 Total O-S-D	2022 Total Semi	2023 Total IC	Z023 Total O-S-D	2023 Total Semi	23/22 % Change
1	2	TSMC (1) 1	Taiwan	75,851	0	75,851	68,852	0	68,852	-9%
2	3	Intel 1	U.S.	61,534	0	61,534	51,401	0	51,401	-16%
3	8	Nvidia (2) 1	U.S.	24,503	0	24,503	49,565	0	49,565	102%
4	1	Samsung I	South Korea	73,002	3,843	76,845	45,938	2,366	48,304	-37%
5	4	Qualcomm (2) 1	U.S.	36.722	0	36,722	30,483	0	30,483	-17%
6	6	Broadcom (2) -	U.S.	23,972	2,661	26,633	25,204	2,789	27,993	5%
7	5	SK hynix I	South Korea	33.292	1,613	34,905	21,334	2,588	23,922	-31%
8	9	AMD (2) 1	U.S.	23,601	0	23,601	22,612	0	22,612	-4%
9	14	Infineon 1	Europe	10,566	5,210	15,776	11,647	5,737	17,384	10%
10	13	ST 1	Europe	10.765	5.337	16,102	11,734	5,527	17,261	7%
11	10	TII	U.S.	17,818	1,175	18,993	15,631	1,040	16,671	-12%
12	12	Apple* (2) -	U.S.	17,824	0	17,824	16,414	0	16,414	-8%
13	7	Micron I	U.S.	25.637	0	25,637	16,200	0	16,200	-37%
14	11	MediaTek (2) 1	Taiwan	18,506	0	18,506	13,709	0	13,709	-26%
15	15	NXP -	Europe	11,878	1,076	12,954	11,968	1,074	13,042	196
16	16	Analog Devices -	U.S.	11,789	599	12,388	11,042	570	11,612	-6%
17	19	Sony 1	Japan	837	9,021	9,858	1,065	9,588	10,653	8%
18	17	Renesas I	Japan	8.859	2,459	11,318	8.279	2,230	10,509	-7%
19	24	Microchip 1	U.S.	6,757	1,126	7,883	7,314	1,220	8,534	8%
20	21	onsemi 1	U.S.	3.582	4,745	8,327	3.614	4,621	8,235	-1%
21	22	GlobalFoundries (1)	U.S.	8,108	0	8,108	7.388	0	7,388	-9%
22	20	UMC (1) 1	Taiwan	9,362	0	9,362	7,129	0	7,129	-24%
23	18	Kioxia I	Japan	10,595	0	10,595	6.738	0	6,738	-36%
24	25	SMIC (1) 1	China	7,273	0	7,273	6,296	0	6,296	-13%
25	23	Western Digital I	U.S.	8.022	0	8,022	5.920	0	5,920	-26%
_	-	Top-10 Total		373,808	18,664		338,770	19,007	357,777	
_	-	Top-25 Total		540.655					516,827	

Souce: Company reports, TechInsights

Distribution par entreprise

- Un Integrated device manufacturer est une entreprise qui fait à la fois la conception et la fabrication
- Un Fabless Supplier est une entreprise qui ne fait que de la conception et qui sous-traite la fabrication
- Un *Pure Play* est une entreprise qui ne fait que la fabrication

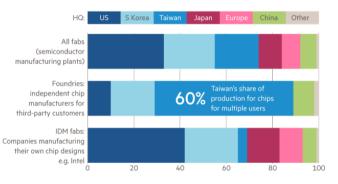




Les grands marchés et acteurs du domaine

How market share varies according to type of chip production

Market share by fab type and location of firm headquarters (%)

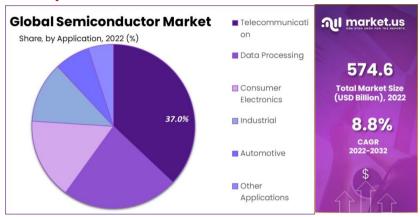


Source: Center for Security and Emerging Technology © FT

Distribution par région



Principaux secteurs



Principaux secteurs du semiconduteurs

Le marché du semiconducteur sera porté par l'IoT, l'automobile et la santé en plus des *smartphones*



IoT et Santé

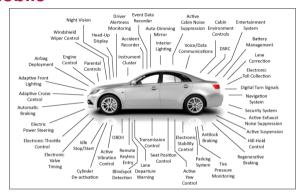


Contraintes très diverses, dépendent étroitement de l'application.

Pour un capteur cardiaque, la consommation est primordiale, le coût un peu moins vice versa pour un capteur de connectivité dans un four micro-onde.



Automobile



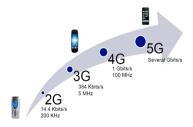
Nombre de capteurs croit exponentiellement dans l'automobile

Grand besoin d'innovation pour accompagner cette croissance afin de gérer la connectivité, la consommation, l'intégration ...





Communications mobiles



Bande et débit

La bande passante a été multipliée par 500 et le débit de données par 70 000 entre la 2G et la 4G

Contraintes matérielles

Les traitements sont de + en + rapides et complexes mais la consommation doit rester sous contrôle

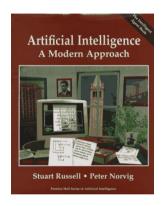




Intelligence Artificielle



Intelligence Artificielle

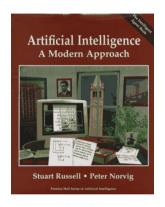


Artificial Intelligence: A Modern Approach by Russel et Norvig





Intelligence Artificielle



Artificial Intelligence: A Modern Approach by Russel et Norvig 1994

















US Military Journal

Be ready to destroy TSMC To Deter Chinese Invasion Plan



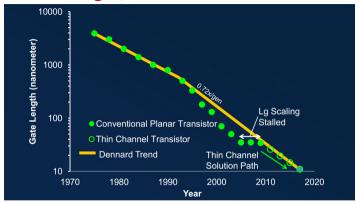


La technologie :

Ça évolue encore?



Et la technologie, elle en est où?

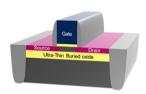


À partir de la technologie 40 nm, les méthodes classiques de *scaling* sont devenues insuffisantes



Et le monde du semiconducteur s'est divisé en 2 camps.

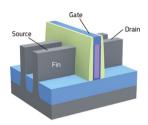
FDSOL



- Transistor planaire avec une couche isolante
- Moins cher mais limité à 18 nm. voire 14 nm
- STM. GF. Samsung

60/70

FinFet

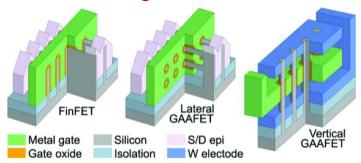


- Transistor 3 dimensions en "doigts"
- Plus cher mais possibilité d'aller jusqu'à 7 nm
- Intel. TSMC. Samsung





Sub 7 nm Technologies



- Le nœud technologique ne fait plus référence à la longueur du canal mais à la densité équivalente
- Les transistors deviennent de plus en plus complexes et donc plus chers à produire



Lithography machines







Market share: 50 %

Market share · 38 %

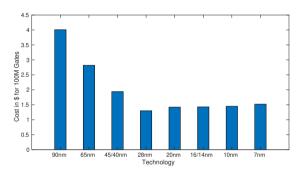
Market share · 12 %

- ASML est le leader de l'équipement de photolithographie, une société néerlandaise
- C'est également le seul producteur des derniers nœuds technologiques.
 - En 2011 : ASML a produit et vendu 220 machines de photo-lithographie.
 - En 2021 : 42 machines EUV (au prix modique de 150 millions de dollars par machine
 - La machine pèse 18 tonnes et nécessite 18 mois pour être assemblée!





Coût de fabrication du transistor



Évolution du Coût par transistor - source : IBS

Mauvaise nouvelle, ou pas?

Besoin de plus d'innovation et plus de créativité dans la conception pour compenser le ralentissement au niveau technologique.





Numérique et Analogique, main dans la main



Numérique et Analogique, deux faces d'une même pièce

Un bon concepteur de circuits analogiques doit maîtriser la conception numérique et vise versa





ELEC101:

ESAC pour l'électronique des systèmes d'acquisition et de calcul



Objectifs ELEC 101 compatibles TP école du numérique

Pour les futurs :

- architectes et chercheurs des systèmes éléctroniques

ELEC101 sera un cours d'initiation au domaine

- utilisateurs de ces systèmes

ELEC101 vous permettra de mieux comprendre leurs fonctionnements, spécifications et performances

...autres

Pour vous éviter les crises d'épilepsie si vous entendez CMOS, Thévenin, CAN, porte logique, RTL, FPGA ou AOP.





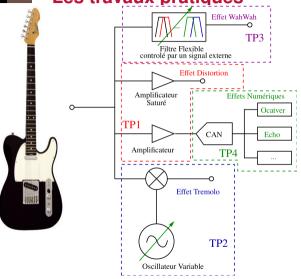
Organisation du module

Le module est composé de deux sous-parties : analogique et numérique

- 1 TH d'introduction commune aux deux parties
- 13 THs pour la partie analogique
 - 7 THs de cours/TD en groupe
 - 6 THs de TP (3 TPs) en groupe
 - Un TP et un TD à faire en autonomie
- 1 TH d'examen portant uniquement sur la partie analogique
- 6 THs pour la partie numérique
 - 3 séances mixtes Cours/TD/TP
 - Contrôle continu ⇒ QCMs, présence, Rendus



Les travaux pratiques



- Présence obligatoire aux TPs
- Si vous vous absentez à un TP, il faut le rattrapper!!
- Le TP tremolo sera fait en autonomie





Notation

Comment je valide?

- 66 % sur la partie analogique
 - 40 % sur les TPs
 - 60 % sur le CC final
- 33 % sur la partie numérique
 - QCMs

69/70

Contrôle continu



C.Jabbour, T. Graba

La fin!!

Partie analogique

Chadi Jabbour Bureau: 3B44

Partie numérique

Laurent Sauvage Bureau : 3B32

Site Web commun

https://esac.telecom-paris.fr

