



Electronique des Systèmes d'acquisition et de calcul

ELEC101 - ESAC: Conversion

Institut Mines Télécom
Année scolaire 2023-2024





Outline

Introduction

Principe et erreur de Quantification

Architectures principales

Conclusion



Outline

Introduction

Principe et erreur de Quantification

Architectures principales

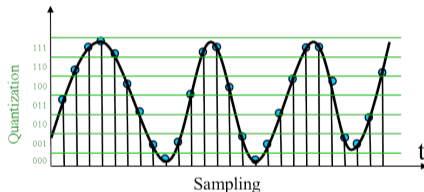
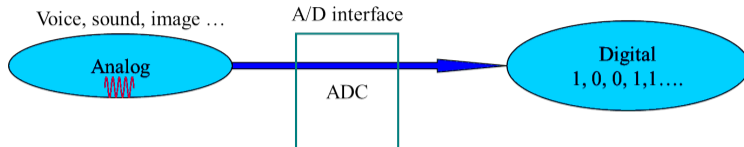
Conclusion

Le monde réel est analogique



Tous les systèmes de com. (filaires, sans fil, sur fibre), tous les systèmes de détection (radar, capteur de distance ...), tous les systèmes audio, un niveau ou un autre, sont analogiques

Interface



Convertisseur Analogique-Numérique

Le Convertisseur Analogique-Numérique est l'interface entre le monde réel (analogique) et le monde du calcul (numérique, discret en valeur et en temps).



Outline

Introduction

Principe et erreur de Quantification

Architectures principales

Conclusion

Principe

La conversion analogique-numérique requiert deux étapes principales :

- Une discrétisation dans le temps autrement appelée *échantillonnage (temporel)*
- Une discrétisation en valeur autrement appelée *quantification*
 - consiste à réduire l'ensemble des valeurs traitées à un ensemble de valeurs connues

Convertisseur Analogique-Numérique

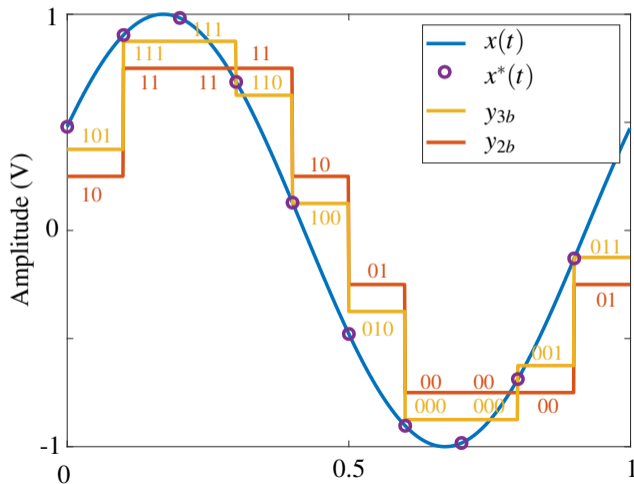
On utilise l'acronyme CAN pour désigner les Convertisseurs Analogique-Numérique, ainsi que ADC pour *Analogue to Digital Converter*.

Fréquence d'échantillonnage

La fréquence d'échantillonnage est notée f_e , la notation f_s pour *Sampling frequency* est aussi souvent utilisée.

Exemple de quantification

$$f_{\text{signal}} = 1 \text{ Hz} \quad A_{\text{Signal}} = 1 \text{ V} \quad f_e = 10 \text{ Hz}$$



Définition

La grandeur analogique $x[k]$ est transformée en un signal numérique constitué de mots binaires $(b_1, b_2, \dots, b_{n_b}) [k]$

$$x[k] = v_{min} + \left(b_1[k] \frac{PE}{2} + b_2[k] \frac{PE}{4} + \dots + b_{n_b}[k] \frac{PE}{2^{n_b}} \right) + \frac{PE}{2^{n_b+1}} + e[k] \quad (1)$$

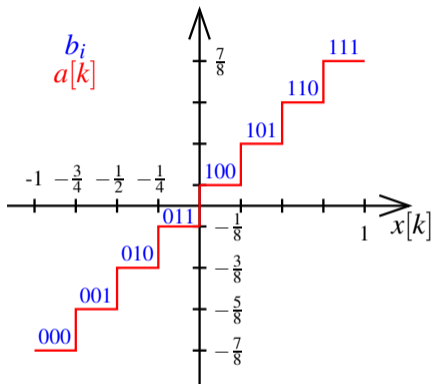
$$x[k] = N[k] \frac{PE}{2^{n_b}} + \frac{PE}{2^{n_b+1}} + v_{min} + e = N[k]q + \frac{q}{2} + v_{min} + e[k] \quad (2)$$

- PE : la pleine échelle du convertisseur, égale à la différence entre la valeur max. v_{max} et min. v_{min} supportées par le convertisseur.
- $e[k]$: l'erreur de quantification du convertisseur comprise entre $\pm q/2$
- $N[k]$: la sortie numérique du convertisseur $(b_1[k]2^{n_b-1} + \dots + b_{n_b}[k])$; équiv. base 10 du mot binaire)
- n_b : le nombre de bit ou la résolution du CAN
- b_1 : le bit de poids le plus fort (MSB : *Most Significant Bit*) et b_{n_b} : le bit de poids le plus faible (LSB : *Least Significant Bit*).
- Pas de quantification ou quantum $q = \frac{PE}{2^{n_b}}$.

On peut ainsi définir la grandeur $a[k]$ qui correspond à l'estimation de $x[k]$ avec :

$$a[k] = v_{min} + N[k]q + \frac{q}{2} = x[k] - e[k]$$

Exemple

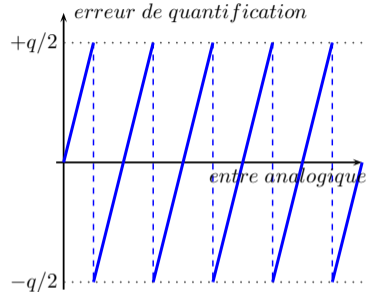
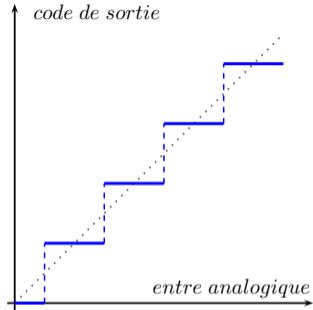


$$nb=3 ; PE=2 \text{ V} ; q=0.25 \text{ V}$$

Déterminer pour une entrée analogique $x[k] = -0.53$:

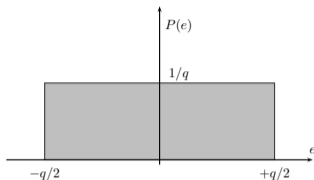
- la sortie numérique $N[k]$
- la sortie binaire $b_i[k]$
- l'estimation $a[k]$
- l'erreur de quantif. $e[k]$

Principe



Quand le nombre de bits est suffisamment élevé, on peut approximer que l'erreur de quantification est un processus aléatoire indépendant uniformément distribuée entre $\pm \frac{q}{2}$

Erreur de quantification



- Variance d'une V.A. à densité (centrée) :

$$\sigma^2 = \frac{1}{q} \int_{-q/2}^{+q/2} e^2 de = \frac{q^2}{12}.$$

- Rappel : Théorème de Wiener-Khintchine
 - processus stochastique stationnaire

$$S_X(f) = \int_{-\infty}^{\infty} R_X(\tau) e^{-j2\pi f\tau} d\tau = \mathcal{F}\{R_X(\tau)\}(f)$$

- $R_X(\tau) = \int_{-\infty}^{\infty} x(t) \cdot x^*(t - \tau) dt$ (auto-corrélation de X)
- $S_X(f)$: densité spectrale de puissance de x

- Par ailleurs, il se trouve que la variance $\sigma^2 = \int_{-\infty}^{\infty} R_X(\tau) d\tau$ ce qui peut donc aussi s'écrire :

$$\sigma^2 = S_X(0) \quad (3)$$

Rapport signal à bruit (RSB) - Signal to noise ratio (SNR)

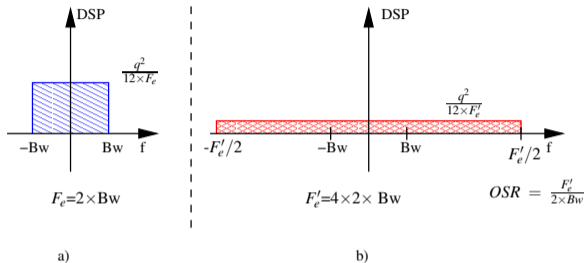
- Signal utile : $x(t) \rightarrow dsp_x(f) \rightsquigarrow |TF(x)|^2$
- Bruit : $e(t) \rightarrow dsp_e(f)$
 - Uniforme : $dsp_e(f) = \text{constante}$

$$SQNR = \frac{\text{puissance du signal}}{\text{puissance du bruit(quantification)}} = \frac{\int_{-f_e/2}^{+f_e/2} dsp_x(f) df}{\int_{-f_e/2}^{+f_e/2} dsp_e df}$$

$$\text{Si } x(t) = \text{Amp} \cdot \sin(2\pi ft), \implies SQNR = \frac{3}{2} \cdot 2^{2nb} \cdot \left(\frac{2 \cdot \text{Amp}}{PE}\right)^2$$

$$\text{En dB : } SQNR_{dB} = 10 \log_{10}(SQNR) \approx 1,76 + 6,02nb + 20 \log_{10}\left(\frac{2 \cdot \text{Amp}}{PE}\right)$$

Sur-échantillonnage



Effet du sur-échantillonnage

Quand on sur-échantillonne, la puissance du bruit de quantification reste constante mais est étalée sur une bande de fréquence plus large

L'expression générale du SQNR devient

$$SQNR_{dB} \approx 1.76 + 6.02nb + 20 \log_{10} \left(\frac{2 \cdot Amp}{PE} \right) + 10 \log_{10} \left(\frac{f_e}{2 \cdot Bw} \right)$$

Budget de Bruit

- D'autres bruits comme le bruit thermique et le bruit en $1/f$ (*flicker noise*) impactent la précision des CANs
- Il faut établir un budget entre les différentes sources de bruit
- L'objectif est de trouver le meilleur compromis entre consommation et complexité tout en respectant le cahier des charges fixé
- Le calcul s'appuie sur l'approximation que tous les bruits sont décorrélés.

$$SNR_{Glob-dB} = 10 \log \left(\frac{\text{puissance du signal}}{\text{puissance du bruit}} \right)$$

$$SNR_{Glob-dB} = 10 \log \left(\frac{P_s}{PB_{Quant} + PB_{Ther} + PB_{Flicker} \dots} \right)$$

Exercice : capteur cardiaque

Nous souhaitons faire le *reverse engineering* d'un CAN d'un capteur cardiaque ayant un SNR de 40 dB sur une bande entre 0 et 50 Hz.

3 types de bruit y sont présents : le bruit thermique, le bruit 1/f (*flicker noise*) et le bruit de quantification.

$$PSD_{Flicker} = \frac{2.1 \times 10^{-7}}{f} \text{V}^2/\text{Hz} ; PSD_{Therm} = 10^{-7} \text{V}^2/\text{Hz}$$

- Vu que le *flicker noise* a un comportement en 1/f, expliquez pourquoi ceci n'est pas un problème.
- Calculer la puissance du bruit thermique et 1/f sur 1 μHz à 50 Hz.
- Avec $P_{Signal-utile} = 0.1 \text{V}^2$, calculer la puissance maximale autorisée pour le bruit total à la sortie du CAN.
- En déduire la puissance maximale autorisée pour le bruit de quantification et le budget de bruit adopté par le concurrent pour son CAN.
- Calculer le nombre de bits nécessaire pour le CAN pour une PE de 1 V.



Outline

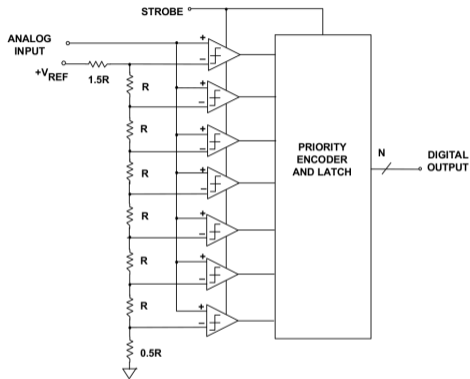
Introduction

Principe et erreur de Quantification

Architectures principales

Conclusion

Architectures Flash



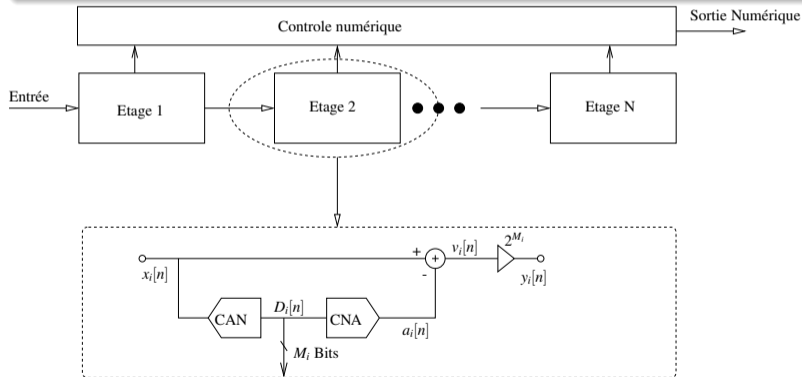
- Un Flash N_b bits nécessite 2^{N_b-1} comparateurs (résolution limitée)
- La conversion se fait en un seul cycle d'horloge (pas de retard)
- Le codeur convertit le code thermomètre de sortie en un code binaire

La précision est limitée par les performances du comparateur (Offset, métastabilité, hystérésis ...) et le *matching* entre résistances.

Architectures Pipeline

CAN Pipeline

La conversion se fait à l'aide de plusieurs étages permettant d'atteindre une résolution plus élevée qu'un Flash avec moins de comparateurs

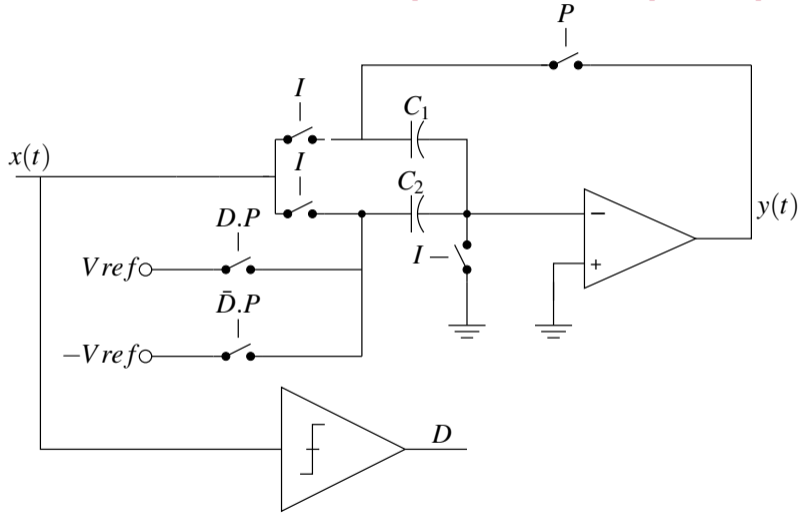


Architectures Pipeline - fonctionnement

Principe de fonctionnement :

- Le premier étage effectue une quantification grossière qui est affinée par les étages suivants
- Les sorties numériques des étages sont recombinaées pour créer le mot final de sortie
- La résolution finale est la somme des résolutions des étages
- Un *Sample&Hold* ou *Track&Hold* et des amplificateurs sont nécessaires entre les étages pour amplifier l'erreur à PE

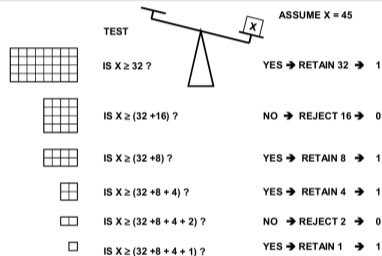
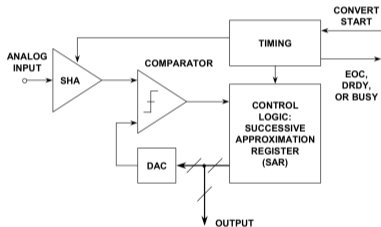
Architectures Pipeline - Exemple implantation étage 1 bit



CAN SAR

SAR : successive-approximation register

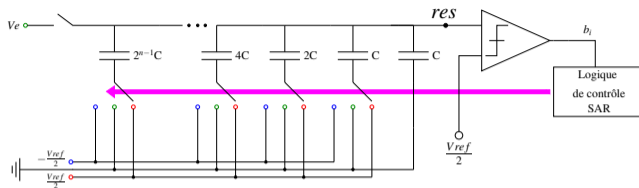
CAN à approximations successives basée sur la dichotomie



$$\text{TOTALS: } X = 32 + 8 + 4 + 1 = 45_{10} = 101101_2$$

- La résolution est donnée par le nombre de cycles de conversion
- Le convertisseur numérique analogique est critique pour la consommation et la performance dans cette architecture

CAN SAR



$$b_i = \begin{cases} 1 & \text{si } res_i > \frac{V_{ref}}{2} \\ 0 & \text{sinon} \end{cases}$$

$$res_{i+1} = \begin{cases} res_i - \frac{V_{ref}}{2^{i+1}} & \text{si } b_i = 1 \\ res_i + \frac{V_{ref}}{2^{i+1}} & \text{sinon} \end{cases}$$

$$res_1 = V_e$$

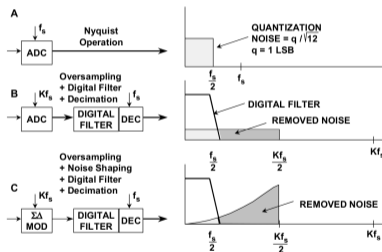
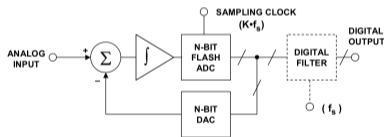
La valeur analogique équivalente à la sortie numérique est :

$$y = \sum_{i=1}^{nb} b_i \frac{V_{ref}}{2^i} + \frac{V_{ref}}{2^{nb+1}}$$

Architectures de CAN - Delta Sigma

CAN $\Delta\Sigma$

Les CAN $\Delta\Sigma$ utilisent le sur-échantillonnage et la mise en forme du bruit pour atteindre des résolutions élevées.



- Le bruit de quantification est “poussé” hors de la bande utile
- Un filtre de décimation est requis en sortie pour revenir à la cadence de Nyquist

Spécifications des CANs

- Résolution : SNR, SNDR ou SINAD, THD, Dynamic range (DR) , Effective number of bits (ENOB)

$$ENOB = \frac{SNDR - 1.76}{6.02}$$

- Linearité : SFDR, THD, IIP3, IIP2, DNL, INL, ...
- Vitesse de conversion : fréquence d'échantillonnage, bande passante
- Consommation de Puissance

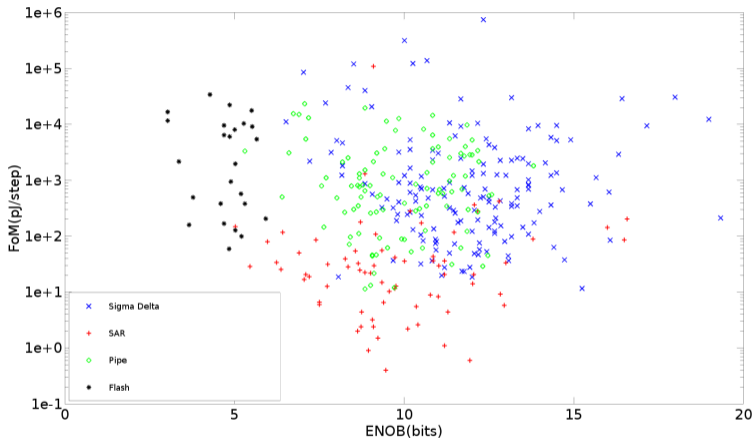
Facteur de mérite :

$$FoM_{Walden} = \frac{Power\ Consumption}{2 \cdot Bw \cdot 2^{ENOB}}$$

Autre caractéristiques des CANs

- Robustesse par rapport aux variations de la température, de tension d'alimentation, de vieillissement...
- Impédances d'entrée et de sortie
- Interface d'entrée/sortie (type de connecteurs, protocole, niveau de tension...)
- Dimension, prix, pérenité du produit...

Architectures de CAN - Comparaison



FOM vs ENOB in conferences ISSCC and VLSI over the last two decades

Architectures de CAN - Comparaison

	Flash	Pipeline	SAR	$\Delta\Sigma$
Vitesse	Très élevé	élevé	Moyen	Faible
Résolution	Faible	élevé	élevé	Très élevé
Cons. de Puis.	Très élevé	élevé	Très Faible	Faible
Surface	Très élevé	élevé	Faible	Moyen
Désavantages	Résolution limitée & Nb comparateurs exponentiellement	Limité par le S/H	Limité par le matching du DAC ou CNA	Instabilité et horloge haute fréquence



Outline

Introduction

Principe et erreur de Quantification

Architectures principales

Conclusion

Conclusion

- Le CAN (ou ADC en anglais) est un élément clé dans les systèmes d'acquisition
- Principales spécifications : f_e , PE, résolution, interfaces d'entrée de sortie ...
- Plusieurs architectures sont disponibles, le choix se fait en fonction des spécifications
- La technique des capacités commutées est très répandue pour l'implantation des CANs
- Le principe des Convertisseurs Numériques Analogiques (ou DAC en anglais) est similaire mais avec des contraintes différentes

Merci pour votre attention

Questions ?